

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-214063

(43) 公開日 平成10年(1998) 8月11日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/133

5 0 5

G 0 2 F 1/133

5 0 5

審査請求 未請求 請求項の数 6 O L (全 22 頁)

(21) 出願番号 特願平9-16935

(22) 出願日 平成9年(1997) 1月30日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72) 発明者 横田 善和

東京都小平市上水本町五丁目20番1号 株

式会社日立制作所半導体事業部内

(72) 発明者 谷 邦彦

東京都小平市上水本町五丁目20番1号 株

式会社日立制作所半導体事業部内

(74) 代理人 弁理士 大日方 富雄

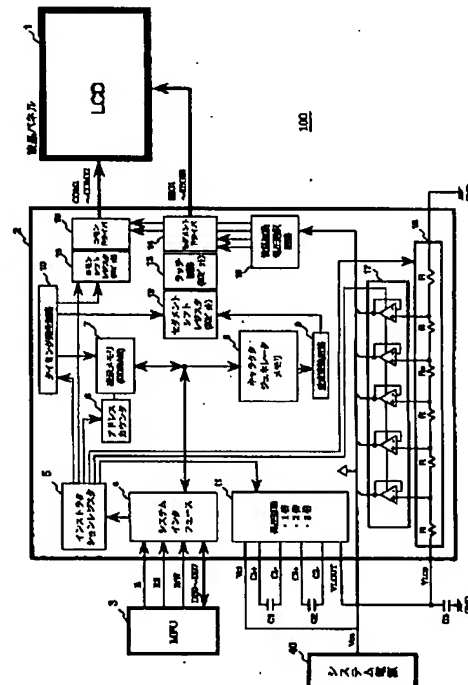
最終頁に続く

(54) 【発明の名称】 液晶表示制御装置および液晶表示装置

(57) 【要約】

【課題】 従来の携帯電話等の液晶表示制御装置では、待ち受け時に表示は減らすものの液晶駆動デューティを変更していなかったつまり表示しない行のコモン電極についても走査を行っていたため、待ち受け時の消費電力を十分に減らすことができないという課題があった。

【解決手段】 液晶表示制御装置(2)内にマイクロプロセッサ(1)から書き替え可能な駆動デューティ選択レジスタ(34)と駆動バイアス選択レジスタ(32)とを設け、液晶表示パネル(3)の全面表示から一部の行のみの表示に切り替える場合、上記の駆動デューティ選択レジスタと駆動バイアス選択レジスタの設定値を変更することで、液晶表示パネルの一部に選択的に低電圧、低デューティ駆動で表示を行なうようにした。



## 【特許請求の範囲】

【請求項1】 表示すべきキャラクタパターンに対応するコードデータを記憶する表示メモリと、複数のキャラクタパターンを格納するキャラクタジェネレータメモリと、読み出されたパターンデータに応じて画素の点灯・非点灯を制御するセグメント信号を形成し出力するセグメントドライバと、時分割にライン選択駆動するコモン信号を形成し出力するコモンドライバと、該コモンドライバによる時分割駆動における駆動デューティを変更可能なタイミング発生回路と、液晶駆動バイアス比を変更可能な駆動バイアス回路と、システムの動作電源電圧よりも高い液晶駆動電圧を発生させる昇圧回路とを有し、複数のコモン電極とセグメント電極を備えドットマトリクス状に配置された画素を有する液晶表示パネルを上記セグメントドライバおよびコモンドライバの出力信号によって駆動してキャラクタパターン表示を行う液晶表示制御装置にあって、

上記タイミング発生回路による駆動デューティを設定可能な駆動デューティ設定手段と上記駆動バイアス回路における駆動バイアス比を設定可能な駆動バイアス設定手段とを設け、上記駆動デューティ設定手段と駆動バイアス設定手段の設定値を変更することで、上記液晶表示パネルの一部の行に選択的に低デューティかつ低電圧駆動で表示可能に構成したことを特徴とする液晶表示制御装置。

【請求項2】 上記昇圧回路における昇圧出力倍率を任意に変更できる昇圧倍率設定手段を備え、液晶の駆動デューティに応じて昇圧回路の出力倍率を変化させるようにしたことを特徴とする請求項1記載の液晶表示制御装置。

【請求項3】 上記コモンドライバは、表示を行わない表示画面部のラインに対しては、非選択レベルで液晶を交流駆動する信号を出力することを特徴とする請求項1または2記載の液晶表示制御装置。

【請求項4】 上記タイミング発生回路は、液晶表示制御装置が有するコモンドライバの出力信号総数以下の低デューティ駆動において、ライン毎に選択レベルを出力するコモンドライバの出力位置を表示画面中央部に設定して表示させるタイミング信号を形成して出力することを特徴とする請求項1、2または3記載の液晶表示制御装置。

【請求項5】 上記各設定手段の情報は、外部から書替え可能に構成されていることを特徴とする請求項1、2、3または4記載の液晶表示制御装置。

【請求項6】 請求項1、2、3、4または5記載の液晶表示制御装置と、該液晶表示制御装置と接続されて上記表示メモリに対する表示データの書き込みおよび上記設定手段に対する情報の設定を行なうマイクロプロセッシング・ユニットと、上記液晶表示制御装置によって駆動される液晶表示パネルとを備えてなることを特徴とす

る液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、表示制御技術さらには液晶駆動制御に適用して特に有効な技術に関し、例えばドットマトリクス型キャラクタ表示用液晶装置の表示制御回路に利用して有効な技術に関する。

## 【0002】

【従来の技術】一般に、液晶表示装置は、液晶表示パネルと、該液晶表示パネルを駆動する半導体集積回路化された液晶表示制御装置と、表示データの書き込みや前記液晶表示制御装置の表示動作の制御を行なうマイクロ・プロセッシング・ユニット（以下、マイクロプロセッサと称する）等から構成されている。

【0003】ドットマトリクス方式の表示パターンを生成するためのキャラクタジェネレータを内蔵した従来の液晶表示制御装置は、キャラクタコードを格納する表示データRAM（DDRAM）と、文字フォントなどのキャラクタパターンを格納するキャラクタジェネレータROM（CGROM）と、上記表示データRAMから表示データを液晶表示パネルの駆動位置に合わせて読み出すアドレスカウンタと、液晶表示パネルのコモン電極やセグメント電極に対する駆動信号を形成して液晶の駆動を行なう液晶駆動回路、表示タイミングを与えるクロック信号を形成するタイミング発生回路等から構成されていた。

【0004】マイクロプロセッサは、液晶表示パネル上に表示したいキャラクタに対応するキャラクタコードを表示データRAMに書き込む。アドレスカウンタは液晶表示パネルの駆動位置に合わせて順次表示データRAMからキャラクタコードを読み出し、読み出されたキャラクタコードをアドレスの一部としてキャラクタジェネレータROMをアクセスしてキャラクタパターンを順次読み出す。読み出されたキャラクタパターンは、液晶の点灯／非点灯データとして液晶駆動回路内のセグメントシフトレジスタに順次送られ、1ライン分のデータが蓄積された時点で全セグメントドライバ回路が一斉に点灯／非点灯レベルの駆動電圧を出力し、液晶表示パネルを駆動する。

【0005】なお、各キャラクタは垂直方向に複数のラインで構成されているため、上記の制御を各表示行毎にキャラクタのライン数（キャラクタが縦横5×8ドット構成の場合は8ライン）分だけ繰り返して行なわれる。つまり、上記の表示の点灯／非点灯制御は1ラインずつ時分割方式で行われる。そのため、タイミング制御回路から発生された1ラインの選択信号をコモンシフトレジスタに送り、このシフトレジスタが1ライン毎にシフトすることで、コモンドライバは各ラインの選択レベルの駆動電圧を順次出力する。

## 【0006】

【本発明が解決しようとする課題】上記のような液晶表示装置を搭載した携帯電話機やページ等の携帯用電子機器においては、待ち受け時には液晶表示パネル全面に表示を行なう必要はなくカレンダーや時計表示、さらにピクトグラムと呼ばれるマークやアイコン等最小限の表示がなされていれば良い。ところが、従来の携帯電話機等の液晶表示装置では、待ち受け時に表示は減らすものの液晶駆動デューティを変更していなかった。つまり、表示しない行のコモン電極についても走査を行なっていたため、待ち受け時の消費電力を十分に減らすことができないという問題点があった。

【0007】例えば32本のコモンドライバを有する液晶表示制御装置においては、COM1信号に対するコモンドライバかCOM32信号に対応するコモンドライバまで順次選択されて32ラインが順次選択的に駆動される。この様な駆動方法が、1/32デューティ駆動とされる。この場合、5×8ドットサイズのキャラクタフォントであれば、垂直方向に4行分の文字列を表示することができる。このような液晶表示制御装置において4行分の全面表示を必要としない場合においても、4行分の時分割駆動を行うと、液晶駆動電圧及び消費電流は4行分の全面表示を行う場合と同等である。

【0008】ここで、システムの待機状態においては4行分の全面表示を行わず、一部の表示行のみを選択的に駆動し、液晶駆動デューティを下げ液晶駆動電圧を低減することができる。液晶駆動制御装置の消費電力を抑えることができる。しかしながら、液晶駆動電圧を変えると最適な駆動バイアス比も変化するため、そのままの駆動条件では良好な表示コントラストが得られなくなる。また、単に液晶駆動デューティだけを低くすると、キャラクタフォントの表示位置が最上行に固定され、表示としての見た目のバランスが悪くなるという問題点があることが明らかになった。

【0009】本発明の目的は、液晶表示制御装置を搭載した電子機器においてシステムの動作状態に応じて液晶駆動デューティを変化させることでトータルの消費電力を低減できるとともに、そのような可変デューティ表示を行なう場合に液晶駆動デューティに応じて、最適駆動電圧と最適駆動バイアス条件を容易に設定して駆動を行なえる液晶表示技術を提供することにある。

【0010】本発明の他の目的は、システムの動作状態に応じて、最も見やすい表示が行なえる液晶表示技術を提供することにある。

【0011】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

【0012】すなわち、液晶表示制御装置内にマイクロプロセッサから書き替え可能な駆動デューティ選択レジスタと駆動バイアス選択レジスタとが液晶表示制御装置

内に設けられる。液晶表示パネルの全面表示から一部の行のみの表示に切り替える場合、上記駆動デューティ選択レジスタと駆動バイアス選択レジスタの設定値をマイクロプロセッサによって変更することで、液晶表示パネルの一部に選択的に低電圧、低デューティ駆動で表示が行なわれるようにする。具体的には、1ライン毎に時分割して選択レベルを出力するコモンドライバに接続されたコモンシフトレジスタにおいて、表示を行う部分のシフトレジスタのみ選択情報が順次シフトされるようにし、一方、画面の非表示部分に対応するシフトレジスタは、シフト動作を行なわせないようにする。

【0013】また、昇圧回路における昇圧出力倍率を設定可能な昇圧倍率選択レジスタが液晶表示制御装置内に設けられる。液晶表示パネルの全面表示から一部の行のみの表示に切り替える場合、昇圧倍率選択レジスタの設定値をマイクロプロセッサによって変更することで、昇圧回路から出力される昇圧電圧が低くされる。

【0014】上記した手段によると、マイクロプロセッサからの指示により液晶表示パネルの一部のみを選択的に低デューティで駆動できるため、内部コモンシフトレジスタの動作周波数及び液晶駆動電圧を下げることができる。それによって、液晶表示制御装置のトータル消費電流を抑えることができる。また、駆動デューティの変更に伴い、最適駆動バイアスも変更することができるので、コントラストの低下を防止することができる。さらに、低デューティ化に伴い、昇圧回路の昇圧出力倍率を低く設定することで、昇圧出力電圧を必要最小限度に下げることができ、これにより、液晶駆動電源回路の動作電圧を下げることもできるとともに、昇圧回路の効率を向上させることができ、液晶表示制御装置の消費電流をさらに抑えることができる。

【0015】また、望ましくは、液晶表示制御装置内にセンタリング表示指定レジスタが設けられる。これによって、待機時に最も表示の見やすい位置、例えば、液晶表示パネル中央部分に表示を行なうことができる。

【0016】

【発明の実施の形態】図1は、本発明の実施例である液晶表示システム（液晶表示装置）100を示す。この表示システム100は、ドットマトリクス方式の液晶表示パネル1と、該液晶表示パネル1のコモン電極およびセグメント電極を駆動する信号を出力して表示を行なわせる液晶表示制御装置2と、該液晶表示制御装置2の制御情報を設定したり表示データの書き込みを行なうマイクロプロセッサ（MPU）3と、バッテリーなどのシステム電源4とを含む。マイクロプロセッサ3と液晶表示制御装置2の間には、上記装置2のチップを有効化させるイネーブル信号E、リセットを指示するためのリセット信号RS、及びリード・ライト制御信号R/WをMPU3から装置2へ送信するための制御信号線と、MPU3と装置2との間の8ビットのデータ信号DB0～DB7

を送受信するためのデータバスとが設けられている。また、液晶表示パネル1と液晶表示制御装置2とは、コモン信号線COM1～COM32とセグメント信号線SEG1～SEG80とによって接続されている。

【0017】液晶表示制御装置2は、マイクロプロセッサ3との間の信号の送受信を行なうシステムインタフェース回路4と、内部の制御情報等を設定するためのインストラクションレジスタ5と、液晶表示パネル1の画面上に表示する文字のキャラクタコードを記憶する表示データRAM7（表示メモリ）と、該表示データRAM7から表示データを液晶表示パネル1の駆動位置に合わせて読み出すアドレスカウンタ6と、表示データRAM7から読み出されたキャラクタコードからドットマトリクス状の文字フォントパターンを展開するキャラクタジェネレータメモリ8と、該キャラクタジェネレータメモリ8から読み出された複数ビットの表示データをシリアルデータを変換する並直変換回路9と、変換された表示データをシフトして1ライン分保持するセグメントシフトレジスタ12と、シフトされた1ライン分の表示データを保持するラッチ回路13と、保持された表示データに基づいて液晶表示パネル1のセグメント電極に印加される駆動電圧波形を形成し出力するセグメントドライバ14と、液晶表示パネル1のコモン電極を順次選択する信号を形成するコモンシフトレジスタ15と、コモン電極に印加される駆動電圧波形を形成し出力するコモンドライバ16と、上記表示データメモリ7に対する表示位置を示すタイミング信号や上記シフトレジスタ12、15に対して表示タイミングを与えるクロック信号を形成するタイミング発生回路10と、システム電源40からの電源電圧V<sub>ci</sub>に基づいて液晶駆動電圧を発生する昇圧回路11と、昇圧された電圧に基づいて液晶駆動バイアス電圧を発生する液晶駆動バイアス回路18と、発生されたバイアス電圧をインピーダンス変換して出力するボルテージホロワ（オペアンプ）からなる電源回路17と、出力されたバイアス電圧の中から所望のものを選択して上記セグメントドライバ回路14およびコモンドライバ回路16に供給する液晶駆動電圧選択回路14とを含む。

【0018】なお、上記液晶表示制御装置2は、公知の半導体集積回路製造技術によってCMOSLSIとして1つの半導体チップ上に形成される。また、図1において、C1、C2はそれぞれ、昇圧回路を構成する容量素子であり、C3は電源安定化のための容量素子である。これらの容量素子は半導体チップ上に形成可能な容量素子の容量では充分な大きさでないため、外付けの容量素子（コンデンサ）が用いられる。キャラクタジェネレータメモリ8は、一般にROM（リード・オンリ・メモリ）で構成されるが、ユーザーの作成したパターンを表示可能にするため、RAMが上記ROMに付加されることもある。特に制限されないが、上記セグメントシフト

レジスタ12およびコモンシフトレジスタ15は、双方向シフトレジスタによって構成されている。

【0019】この実施例の液晶表示制御装置2は、マイクロプロセッサ3がシステムインタフェース4を介して表示したいキャラクタのコードを表示位置に対応して表示データRAM7に書き込むことで、キャラクタジェネレータメモリ8内に格納されている任意のキャラクタを表示することができる。また、マイクロプロセッサ3がシステムインタフェース4を介して液晶表示を行う各種の制御情報をインストラクションレジスタ5にセットすると、装置2は設定された制御情報に従った表示制御を行なう。表示データRAM7へのデータの書き込みは、マイクロプロセッサ3が表示文字列の先頭アドレスをアドレスカウンタ6に設定することで開始され、その後アドレスカウンタ6が自動的にアドレスを更新しながらマイクロプロセッサ3から入力される文字コードを次々と表示データRAM7に書き込んで行く。

【0020】表示データ（キャラクタコード）は、タイミング発生回路10により生成された表示アドレス信号が表示データRAM7へ送られることで順次読み出され、このキャラクタコードをアドレスとしてキャラクタジェネレータメモリ8に格納されたキャラクタパターンが読み出される。さらにこのキャラクタパターンは、並直変換回路9でシリアルデータに変換され、セグメント駆動回路（12、13、14）内のセグメントシフトレジスタ12に順次送られる。1ライン分のデータがセグメントシフトレジスタ12に蓄積されたところで同時にラッチ回路13にラッチされ、セグメントドライバ14はこのラッチされたデータから点灯／非点灯電圧を選択して液晶表示パネル1へ出力する。この点灯／非点灯駆動の電圧レベルは液晶駆動電圧選択回路19で発生される。

【0021】例えば、5×8ドットで構成されるキャラクタフォントパターンを垂直方向に4行表示する場合、各表示行は8ラインになるので、コモンドライバ16は計32個の出力回路を必要とする。図2に示すように、このコモンドライバ16は液晶表示パネル1のコモン駆動信号（COM1～COM32）を、COM1からCOM32まで時分割に順次選択電圧レベルにして出力する。この場合、COM1～COM8が第1行目、COM9～COM16が第2行目、COM17～COM24が第3行目、COM25～COM32が第4行目となる。

【0022】このような4行まで表示可能な液晶表示パネル1において、システムの特機時など4行分を全て使用する全面表示を必要としないことが多い。例えば特機期間中は、2行あるいは1行を使用して、時刻や日時などの情報のみを表示させる場合などである。このような場合、従来の液晶表示制御装置では、表示されない行に対してもコモン駆動信号を出力してセグメント電極には非点灯のレベルの電圧を印加していた。そのため、表示

行が少ないにもかかわらず消費電力は減らないという不具合があった。本発明では、表示を行わない行についてはコモン駆動信号も印加しないようにコモンシフトレジスタ15を動作させるようにしたものである。これによって、待機時の液晶表示制御装置1の消費電力を低減することができる。

【0023】ただし、この場合にもコモン駆動信号をCOM1から順次選択レベルにして出力して2行表示や1行表示を行なうした場合には、図3と図4にそれぞれ示すように、それぞれCOM1～COM16（1/16デューティ駆動）及びCOM1～COM8（1/8デューティ駆動）の範囲で選択レベルが出力されることとなる。このような駆動を行なうと、図5（b）及び図5（c）に示すように、4行表示の液晶表示パネル1の画面上部の2行または1行に偏って表示され、見た目が悪くなる。図5（a）は、1/32デューティ駆動の場合の4行表示例を示す。

【0024】そこで、この実施例では、2行表示や1行表示を行なう場合には、図6と図7にそれぞれ示すように、コモン駆動信号COM1～COM8までの選択駆動をスキップし、COM9からCOM24（1/16デューティ駆動）又はCOM9からCOM16（1/8デューティ駆動）までの範囲で選択レベルを出力することで、図8（b）及び図8（c）に示すように液晶表示パネル1の画面中央部に選択的に表示を行なうように、コモンシフトレジスタ15を動作させている。しかもこの場合、画面中央部の表示エリア以外の非表示行は常時非選択レベルで交流駆動を行なうことで、液晶に直流バイアスが印加されて液晶が劣化し表示が黒ずんでしまうのを回避することができるようにしている。尚、図8（a）は1/32デューティ駆動の場合の4行表示例を示す。

【0025】図9は、低デューティ駆動時の画面中央部に表示を行うための詳細な実現方法を示す。図1のインストラクションレジスタ5は、駆動デューティ値が設定される駆動デューティ選択レジスタ34と、表示画面中央部に選択的に表示を行うことを指示するセンタリング指定レジスタ31とを含む。マイクロプロセッサ3は、上記駆動デューティ選択レジスタ34とセンタリング指定レジスタ31とに所定の値を設定する。液晶表示制御装置2は、駆動デューティ選択レジスタ34に設定された駆動デューティ値に基づいて、タイミング発生回路10で形成されるコモンシフトレジスタ15のシフトクロック信号の周期を調整する。例えば、4行表示から2行表示に駆動デューティが変更された場合、フレーム周期を一定に制御するため、上記シフトクロックの周期は2倍とされる。さらに1行表示に駆動デューティが変更された場合、上記シフトクロックの周期は4倍とされる。

【0026】センタリング指定レジスタ31の設定値はシフト制御回路35に供給されており、シフト制御回路

35は、通常の全面表示（4行表示）の際にはフリップフロップF/F1からF/F32まで順番に「1」をシフトさせて行くことでコモンドライバ16から時分割に選択レベルのコモン信号を出力させるとともに、待機時にはセンタリング指定レジスタ31の設定値に基づいて、例えばフリップフロップF/F9からF/F24まで順番に「1」をシフトさせて行くことでコモンドライバ16から中央の2行分のコモンラインへ選択レベルのコモン信号を時分割的に出力させる。

【0027】図10には、設定された駆動デューティ値に基づいてコモンシフトレジスタ15のシフトクロック信号の周期を、フレーム周期を一定にするように調整したときの詳細なタイミング図が示されている。この実施例の液晶表示制御装置2においては、センタリング表示指定レジスタ31で指示された情報とタイミング発生回路10で生成されたシフトクロックを、コモンシフトレジスタ15内のシフト制御回路35（図9）に入力し、32ヶのフリップフロップ（F/F1～F/F32）で構成されるシフトレジスタを制御する。例えば4行表示の場合には、F/F1からF/F32まで選択情報を順次シフトすることで、全面表示を行う。一方、画面中央部の2行に表示を行う場合は、F/F9からシフトを開始してF/F24でシフトを終了する。この際、F/F1～F/F8及びF/F25～F/F32のフリップフロップは常時リセットされ、シフトは行わない。また画面中央部の1行に表示を行う場合は、F/F9からシフトを開始してF/F16でシフトを終了する。この際、F/F1～F/F8及びF/F17～F/F32のフリップフロップは常時リセットされ、シフトを行わない。

【0028】一般的に駆動デューティを低くすると、各ラインの選択時間が長くなり、パネル全体の表示が点灯しやすくなる。従って、低デューティ駆動に変更した後も、変更前と同じ見た目（コントラスト）を維持するためには、液晶駆動電圧と駆動バイアスを下げる必要がある。また、この低デューティ駆動化により、液晶駆動電圧を下げることで、消費電力を低減できるメリットも生じる。特にシステム電源40の電源電圧より高い液晶駆動電圧を必要とする液晶表示制御装置では、システム電源電圧を昇圧して液晶駆動電圧を発生させる必要がある。この場合、液晶駆動系の回路（11～18）に流れる電流が、昇圧回路11を介して供給される場合、システム電源側から見た消費電流は、昇圧倍率に応じて、例えば、2倍、3倍となる。しかも、昇圧回路11での昇圧効率は、高倍率になるほど悪くなる。従って、昇圧回路11を介して液晶駆動系の回路（11～18）に電流を供給する場合、必要最小限度に昇圧倍率を下げた方が消費電流を抑えることができ有利である。

【0029】さらに、この実施例においては、2行表示あるいは1行表示のため駆動デューティを1/2、1/4に下げたときに、各コモン信号の選択レベルの期間を

それぞれ2倍、4倍となるようにしている。これによって、1フレームの周波数を変えることなく駆動デューティを下げることができる。つまり単に駆動デューティのみを下げるとフレーム周波数が増大して画質の低下を招くおそれがあるが、この実施例においては、フレーム周波数を変えることなく駆動デューティを下げているので、画質の低下を回避できる。

【0030】なお、駆動デューティを $1/2$ 、 $1/4$ に下げたときに各コモン信号の選択レベルの期間をそれぞれ2倍、4倍にする制御は、タイミング発生回路10からコモンシフトレジスタ15に供給されるクロックの周波数をそれぞれ $1/2$ 、 $1/4$ に下げることによって簡単に実現することができる。このように、駆動デューティを $1/2$ 、 $1/4$ に下げたときに、クロックの周波数を下げるようにしているため、CMOS回路で構成されている内部回路の動作周波数が下がり、消費電力も下がるという利点もある。

【0031】図11に液晶駆動系の回路(11~18)を示す。昇圧回路11は、入力電圧端子Vciから供給された基本電圧を最大3倍まで昇圧してVLOUT端子に出力する。C1、C2はチャージポンプ方式で昇圧を行うためのコンデンサ、C3は電源安定化用のコンデンサである。この実施例では昇圧回路11に対応して昇圧倍率選択レジスタ33が設けられており、マイクロプロ

セッサ3がインストラクションレジスタ5内の昇圧倍率選択レジスタ33に所望の昇圧倍率を設定することで、昇圧回路11のVLOUT出力の昇圧倍率を1倍から3倍まで任意に変更することができるよう構成されている。

【0032】特に、制限されないが、上記昇圧倍率選択レジスタ33は、インストラクションレジスタ5内に設けられている。Vciは電源電圧Vcc(例えば3V)を抵抗分割して得られるVccよりも低い電圧(例えば2.8V)でも良い。電源電圧Vccよりも低い電圧を昇圧回路11の基本電圧Vciとしているのは、この実施例の液晶表示パネル1を駆動する場合、液晶駆動電圧は最も高いデューティで駆動する場合にも8V程度が良いとともに、前述したように、昇圧電圧が高いほど消費電力が多くなるので、昇圧倍率を最大の3倍したときに得られる電圧が高くなりすぎないようにするためである。

【0033】図12に昇圧回路11の具体的な回路構成例を、表1に昇圧倍率選択レジスタ33の設定値と昇圧回路11のVLOUT出力状態との関係を、また、図13に各昇圧電圧発生動作の動作原理を示す。

【0034】

【表1】

昇圧倍率選択 レジスタ設定		昇圧回路11の出力レベル(VLOUT)
BT1	BT0	
0	0	昇圧回路停止。VLOUTは"GND"レベルを出力する。
0	1	1倍昇圧動作。VLOUTは"Vd"レベルを出力する。
1	0	2倍昇圧動作。VLOUTは"Vd"の2倍の昇圧レベルを出力する。
1	1	3倍昇圧動作。VLOUTは"Vd"の3倍の昇圧レベルを出力する。

図12に示すように、昇圧回路11は、外部端子T1、T2間に接続されたコンデンサC1と、外部端子T3、T4間に接続されたコンデンサC2と、電圧入力端子Vciと昇圧電圧出力端子Toutと上記外部端子T1~T4との間に接続されたスイッチS0~S9により構成されている。この昇圧回路11は、1倍昇圧出力時には図12(A)のように、スイッチS0のみがオンされて入力電圧Vciがそのまま出力電圧VLOUTとして端子Toutより出力される。

【0035】一方、2倍昇圧や3倍昇圧出力時には、先ず図12(B)のようにスイッチS2、S4、S7、S9がオンされてコンデンサC1、C2がそれぞれVciに充電される。次に、2倍昇圧のときは図12(C)のように、スイッチS1、S3、S6、S8がオンされることによって、図13(A)のように2つのコンデンサC1、C2が並列形態に接続されるとともに、充電時に接地電位が印加されていた端子が電圧入力端子に接続されてVciが印加されることで $2 \times Vci$ の電圧を出力

する。また、3倍昇圧のときは図12(D)のように、スイッチS1、S5、S8がオンされることによって、図13(B)のように2つのコンデンサC1、C2が直列形態に接続されるとともに、充電時に接地電位が印加されていた端子が電圧入力端子に接続されてVciが印加されることで $3 \times Vci$ の電圧を出力する。

【0036】上記のように、昇圧回路11の昇圧出力倍率を任意に設定できるようにすることで、液晶を駆動するのに低い電圧で良い場合には昇圧出力を必要最小限度に下げることにより、液晶駆動電源回路としての駆動バイアス回路18や電源回路17の動作電圧を下げることで、その結果、装置2の消費電流を大幅に抑えることができる。

【0037】次に、上記昇圧回路11の昇圧倍率の具体的な設定方法を説明する。例えば、 $1/32$ デューティ駆動で4行表示を行う場合の液晶駆動電圧を8Vとすると、システム電源電圧が3Vの場合には昇圧回路11は

3倍の昇圧を行う必要がある。そのため、3倍の昇圧倍率を指示するためのデータが昇圧倍率選択レジスタ33に設定される。一方、システムの待機時、例えば、1行のみを表示すれば十分である場合にも、1/32デューティ駆動のままでは、液晶駆動電圧も3倍昇圧で8Vのままであり、装置2の消費電流は低減できない。そこで、駆動デューティ選択レジスタ34に1/8デューティ駆動を指示するデータが設定されてデューティ比が変更されるとともに、レジスタ33に例えば2倍の昇圧倍率を指示するデータが設定され、液晶駆動電圧が5V程度に低減する。これにより、昇圧倍率選択レジスタ33で昇圧回路11を2倍昇圧に変更させても十分な液晶駆動電圧が得られることになり、3Vのシステム電源40から見た消費電流を約2/3に低減することが可能となる。

【0038】また、液晶駆動デューティを変更した場合に良好なコントラストを得るためには、駆動バイアス比を最適化するのが望ましい。一般的に、駆動デューティを1/Nとすると最良のコントラストを得るための最適駆動バイアス比Bは、

$$B = 1 / (\sqrt{N} + 1)$$

となる。例えば、1/8デューティと、1/16デューティと、1/32デューティでの最適駆動バイアスは、それぞれ1/4バイアス、1/5バイアス、1/6、7バイアスとなる。

【0039】図14に液晶駆動バイアス回路18の実施例を、また表2に各バイアスモードにおける液晶バイアス選択レジスタ32の設定状態と、回路内のスイッチSW1～SW9のオン/オフ状態との関係を示す。特に制限されないが、液晶バイアス選択レジスタ32はインストラクションレジスタ5内に設けられている。なお、表2において「—」はオフ状態を表している。この実施例の液晶表示制御装置2は、マイクロプロセッサ3がインストラクションレジスタ5内の液晶バイアス選択レジスタ32で駆動バイアスを設定することで、液晶駆動バイアス回路18内の駆動バイアス比を任意に変更することができる。

【0040】

【表2】

駆動デューティ選択レジスタ34	BS2	0	0	0	0	1
	BS1	0	0	1	1	0
	BS0	0	1	0	1	0
液晶駆動デューティ		1/8bias	1/5bias	1/4bias	1/3bias	1/2bias
スイッチ切り換え	SW1	ON	ON	—	—	—
	SW2	—	ON	—	—	—
	SW3	—	—	ON	—	—
	SW4	ON	ON	ON	ON	—
	SW5	—	—	—	ON	—
	SW6	—	—	—	ON	—
	SW7	—	—	—	—	ON
	SW8	—	—	—	—	ON
	SW9	—	—	—	—	ON

図14において、V1とGNDがセグメント電極およびコモン電極の選択レベル、V2とV5がコモン電極の非選択レベル、V3とV4がセグメント電極の非選択レベルである。上記のように、非選択レベルが2組あるのは非点灯のドットに対応したコモン電極とセグメント電極にV2とV3またはV5とV4を交互に印加して交流駆動することで液晶の劣化を防止するためである。

【0041】なお、図14において、VRはコントラスト調整用の可変抵抗である。図示しないが、この可変抵抗VRの抵抗調整量を設定するレジスタをインストラクションレジスタ5内に設けて、そのレジスタ値によって可変抵抗VRの抵抗値を変化させて液晶表示パネルのコントラストを調整するように構成しても良い。

【0042】図15(A)～図15(D)は、上記実施例の液晶表示制御装置2を液晶表示パネルと共に携帯電話機に搭載する場合の実装例を示す。このうち図15(A)は、液晶表示パネル1を構成するガラス基板の裏面に半導体集積回路として構成された上記実施例の液晶表示制御装置チップ2および外付けのコンデンサCや抵抗Rを搭載したボード50を接合し、このボード50にヒートシールと呼ばれる配線51を介して操作パネルを構成するキーマトリックス基板52を接続するようにしたものである。なお、53はマイクロプロセッサチップ3を搭載したMPUボードで、MPUボード53とキーマトリックス基板52とは特に制限されないがシリアル通信線54で接続されている。

【0043】また、図15(B)は、携帯電話機の操作パネルを構成するキーマトリックス基板52上に液晶表示制御装置チップ2および外付けのコンデンサCや抵抗Rを搭載し、ヒートシール51を介して液晶表示パネル1をキーマトリックス基板52に接続するようにしたものである。

【0044】図15(C)は、操作パネルを構成するキーマトリックス基板52上に外付けのコンデンサCや抵抗Rを搭載し、キーマトリックス基板52と液晶表示パネル1との間を液晶表示制御装置チップ2を搭載したT



CP (Tape Carrier Package) 51' によって接続するようにしたものである。

【0045】図15(D)は、操作パネルを構成するキーマトリックス基板52上に外付けのコンデンサCや抵抗Rを搭載し、液晶表示制御装置チップ2は液晶表示パネル1を構成するガラス基板上に実装して液晶表示パネル1とキーマトリックス基板52とをヒートシール51で接続するようにしたものである。

【0046】図16には、液晶表示制御装置2の端子配置例および液晶表示パネル1と液晶表示制御装置2との接続例を示す。図16に示すように、この実施例の液晶表示制御装置2は、コモン信号COM1～COM32を出力する端子がチップの左右(短い方の辺)に半分ずつ分けて配置され、長い方の一辺にセグメント信号を出力する端子が配置されている。また、長い方の辺の他方には、電源端子や外付け端子、マイクロプロセッサとの間で信号のやりとりを行なう入出力端子が設けられている。このような端子配列をとるとともに、前述したように、セグメントシフトレジスタ12およびコモンシフトレジスタ15が双方向シフトレジスタによって構成されていることにより、液晶表示制御装置チップ2を液晶表示パネル1の上下のいずれの位置にも、さらにチップを裏返した状態で配置しても、コモン信号線とセグメント信号線を交差させることなく互いに接続することができる。

【0047】以上説明したように、上記実施例は、液晶表示制御装置内にマイクロプロセッサから書き替え可能な駆動デューティ選択レジスタと駆動バイアス選択レジスタとを設け、液晶表示パネルの全面表示から一部の行のみの表示に切り替える場合、上記駆動デューティ選択レジスタと駆動バイアス選択レジスタの設定値を変更することで、液晶表示パネルの一部に選択的に低電圧、低デューティ駆動で表示を行なうようにしたので、マイクロプロセッサより液晶表示パネルの一部のみを選択的に低デューティで駆動できるため、内部シフトレジスタの動作周波数及び液晶駆動電圧を下げることで、液晶表示制御装置全体のトータル消費電流を抑えることができる。また、駆動デューティの変更に伴い、最適駆動バイアスも変更することができ、コントラストの低下を防止することができるという効果がある。

【0048】さらに、昇圧回路における昇圧出力倍率を設定可能な昇圧倍率選択レジスタを設け、低デューティ化に伴って昇圧回路の昇圧出力倍率を低く設定可能にしたので、昇圧出力電圧を必要最小限度に下げることができ、これにより、液晶駆動電源回路の動作電圧を下げることで、半導体集積回路装置2の消費電流を抑えることができるという効果がある。

【0049】また、液晶表示制御装置内にセンタリング表示指定レジスタを設けるようにしたので、待機時の一

部行表示を最も見やすい位置、例えば、液晶表示パネル中央部分に指定することができるという効果がある。

【0050】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記実施例では、1ラインずつ順次時分割で駆動する方式の液晶表示制御装置について説明しているが、複数ラインを同時に順次選択する駆動方式の液晶表示制御装置に適用することも可能である。また、上記実施例では待機時の一部行の表示位置を画面の中央に設定するようにした場合について説明したが、待機時の表示位置を設定するためのレジスタを設けて、任意の位置に表示できるように構成することも可能である。

【0051】さらに、上記実施例では、液晶表示パネルの表示部が4文字行表示可能なドットマトリックスで構成されている場合について説明したが、コモンドライバの本数を変えることで3文字行あるいは5文字行以上表示可能な液晶表示パネルを駆動する液晶表示制御装置にも適用することができる。また、携帯電話機等においては、アンテナマークや受信レベルを示すマーク等が表示されるビットグラムが画面上部あるいは下部に設けられることがあり、これらは一般にマークに対応した形状の電極で構成されるが、ビットグラムに対応してコモン信号を1つあるいは2つ余計に出力できるように液晶表示制御装置のコモンドライバを構成すればよい。この場合、ビットグラムに対応するコモン信号のみを選択的に駆動し、文字表示部分を常時非選択駆動することで、1/1デューティ(スタティック)駆動、又は、1/2デューティなど、さらに低デューティ駆動も可能となる。

【0052】また、以上の説明では主として、本発明の利用分野である液晶表示制御装置に適用して述べたが、本発明はこれに限定されるものではなく、蛍光表示管表示、プラズマディスプレイ表示などの各種表示装置の駆動制御に利用することができる。

【0053】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0054】即ち、複数の表示行を制御する液晶表示制御装置において、システムの待機時などに全ての表示行に表示させる必要がない場合に、消費電流を低減することができる。また、これらの制御を全てマイクロプロセッサがソフトウェアで制御することができるため、システムの動作状態に応じ、必要最小限度の消費電流で液晶駆動を行うことができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係わる液晶表示システムのブロック図である。

【図2】1/32デューティ駆動(4行表示)時のコモ



ンドライバ出力波形である。

【図3】COM1から1/16デューティ駆動(2行表示)時のコモンドライバ出力波形である。

【図4】COM1から1/8デューティ駆動(1行表示)時のコモンドライバ出力波形である。

【図5】図5(a)、図5(b)、図5(c)は、COM1から1/32、1/16、1/8デューティ駆動したときの液晶表示パネル上での表示例である。

【図6】COM9から1/16デューティ駆動(2行表示)時のコモンドライバ出力波形である。

【図7】COM9から1/8デューティ駆動(1行表示)時のコモンドライバ出力波形である。

【図8】図8(a)、図8(b)、図8(c)は、COM9から1/32、1/16、1/8デューティ駆動したときの液晶表示パネル上での表示例である。

【図9】表示パネル中央部に表示するためのコモンシフトレジスタの詳細な回路図である。

【図10】表示パネル中央部に表示するためのコモンシフトレジスタの出力波形タイミングである。

【図11】液晶駆動電圧発生用昇圧回路と液晶駆動系の回路構成図である。

【図12】液晶駆動電圧発生用昇圧回路の具体例を示す回路図である。

【図13】液晶駆動電圧発生用昇圧回路の1倍から3倍までの昇圧動作原理である。

【図14】液晶駆動バイアス設定回路の具体的な回路構成図である。

【図15】図15(A)～図15(D)は、実施例の液晶表示制御装置を液晶表示パネルと共に携帯電話機に搭載する場合の実装例を示す概略構成図である。

【図16】図16(A)、図16(B)は、実施例の液晶表示制御装置の端子配置例および液晶表示パネルと液晶表示制御装置との接続例を示す概略構成図である。

【符号の説明】

1 マイクロプロセッサ(MPU: マイクロ・プロセッ

サ・ユニット)

2 液晶表示制御装置

3 液晶表示パネル

4 システムインタフェース

5 インストラクションレジスタ

6 アドレスカウンタ

7 表示メモリ(表示データRAM)

8 キャラクタジェネレータメモリ(CGROM)

9 並直変換回路

10 タイミング発生回路

11 昇圧回路

12 セグメントシフトレジスタ

13 ラッチ回路

14 セグメントドライバ

15 コモンシフトレジスタ

16 コモンドライバ

17 液晶駆動電源回路

18 液晶駆動バイアス回路

31 センタリング表示指定レジスタ

32 駆動バイアス選択レジスタ

33 昇圧倍率選択レジスタ

34 駆動デューティ選択レジスタ

40 システム電源

DB0～DB7 データバス信号

E リード/ライトイネーブル信号

R/Wリード/ライト選択信号

RS レジスタ選択信号

COM1～COM32 コモン駆動信号端子

SEG1～SEG80 セグメント駆動信号端子

CSF1～CSF32 コモンシフトレジスタのシフト出力信号

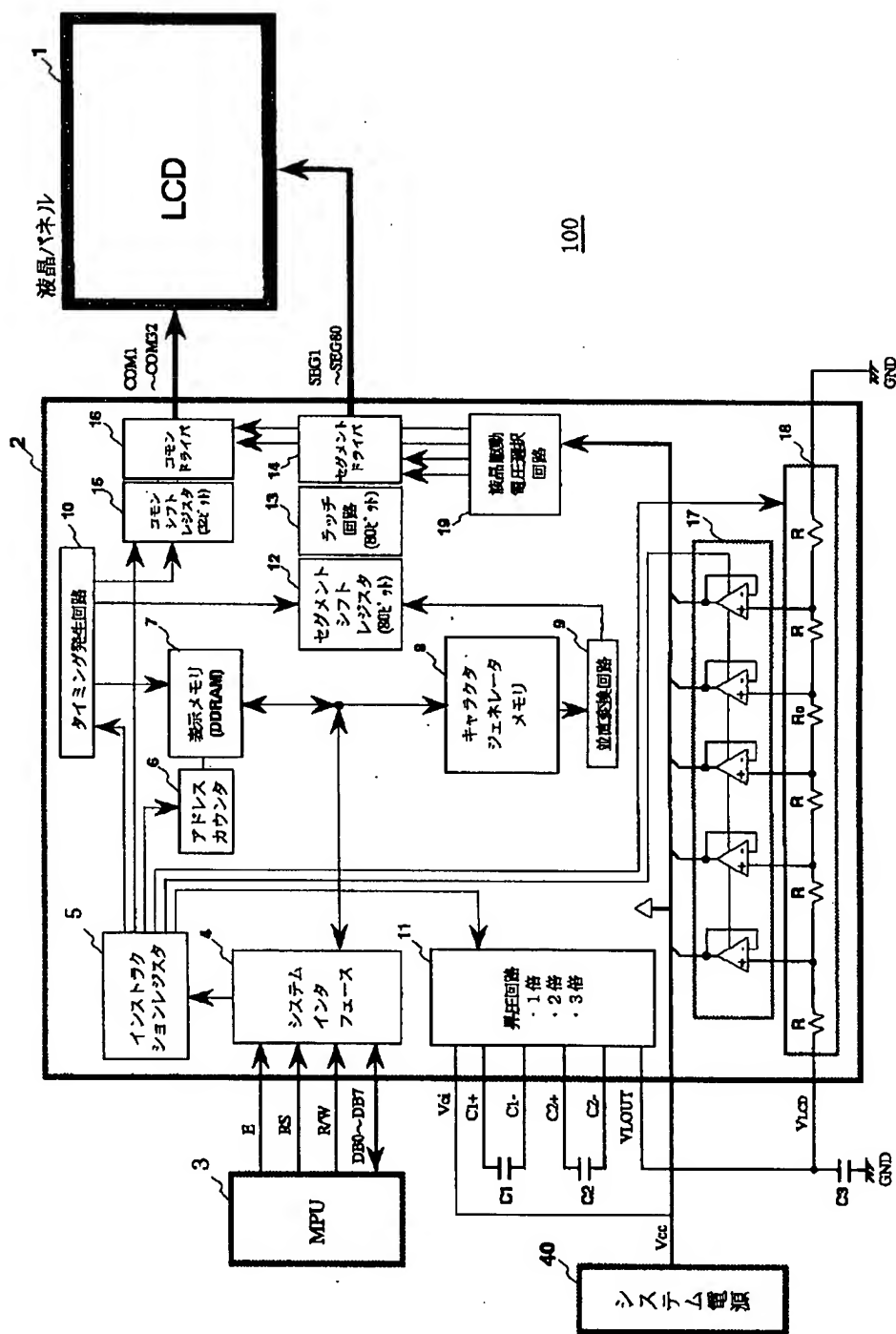
Vcc 電源電圧

GND グランド(接地)

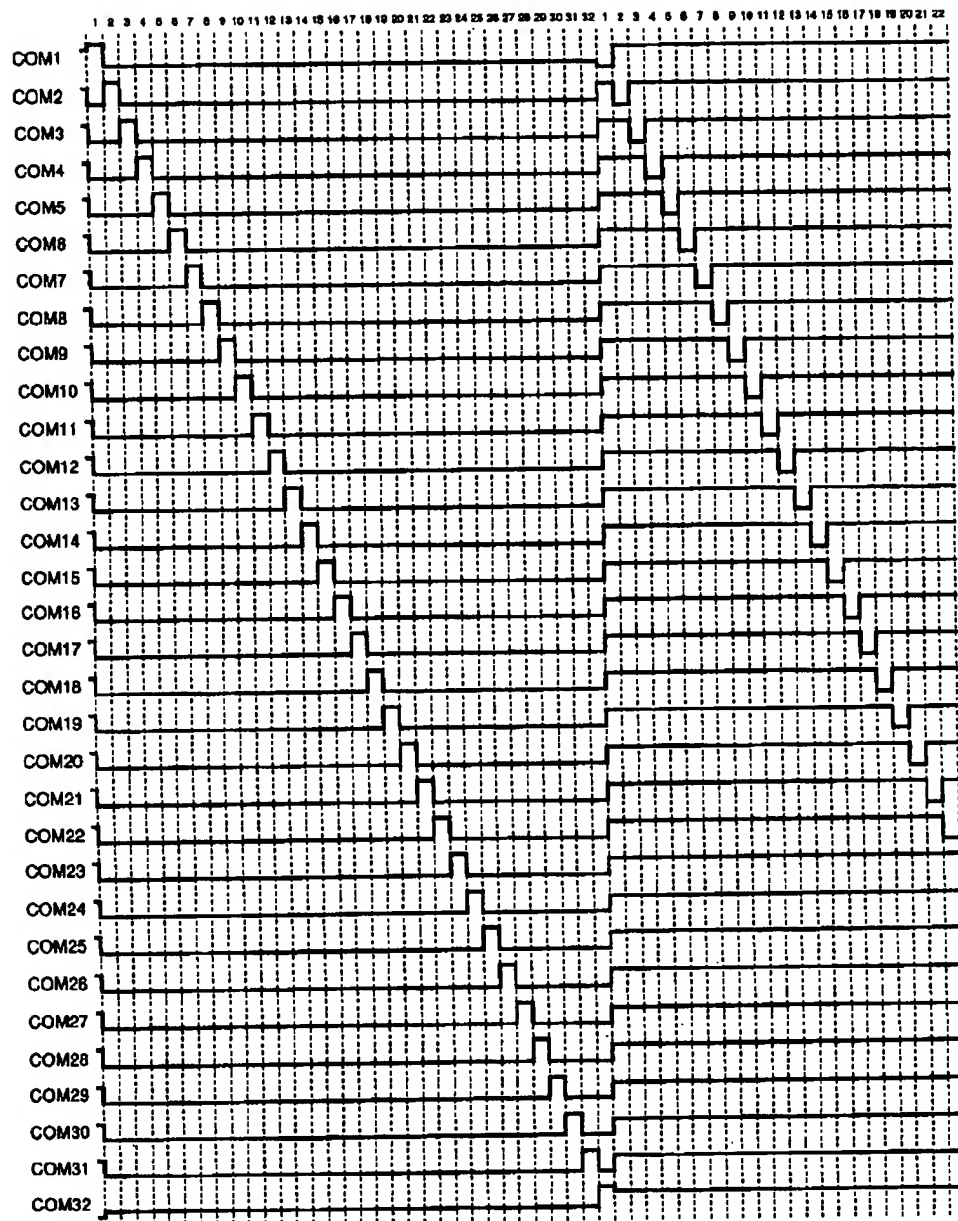
Vci 昇圧回路への昇圧基本電圧

VLOUT 昇圧電圧出力端子

【図1】

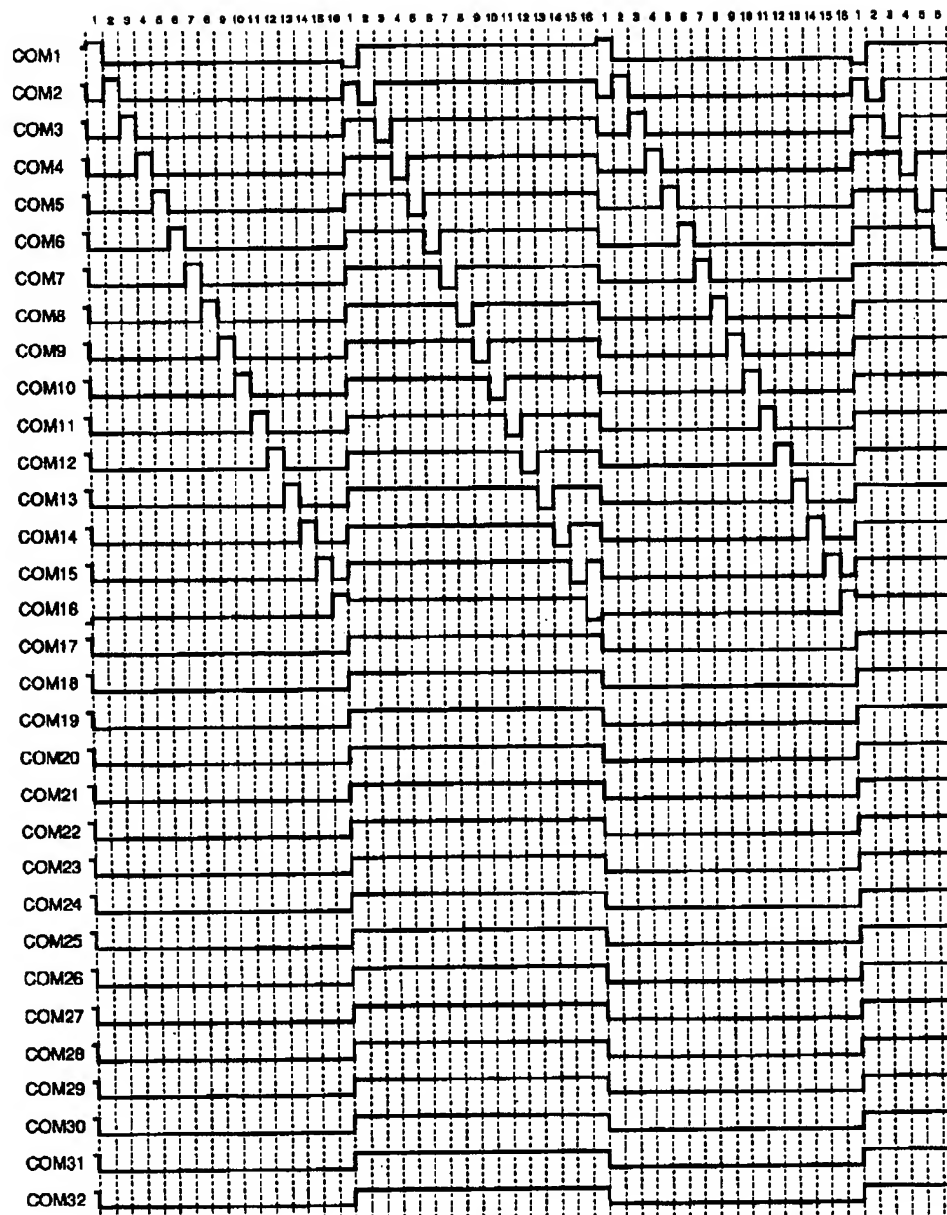


【図2】



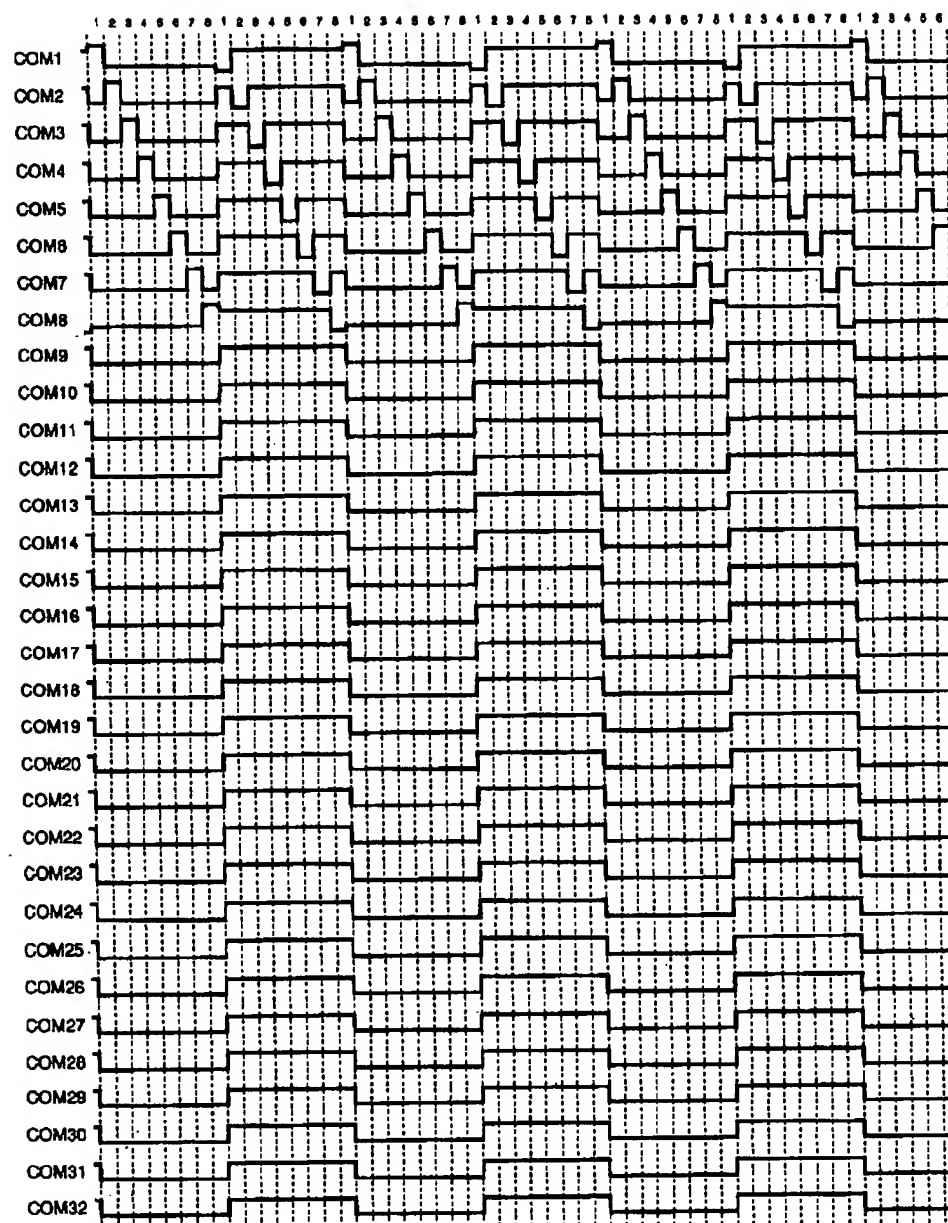
1/32 デューティ駆動

【図3】



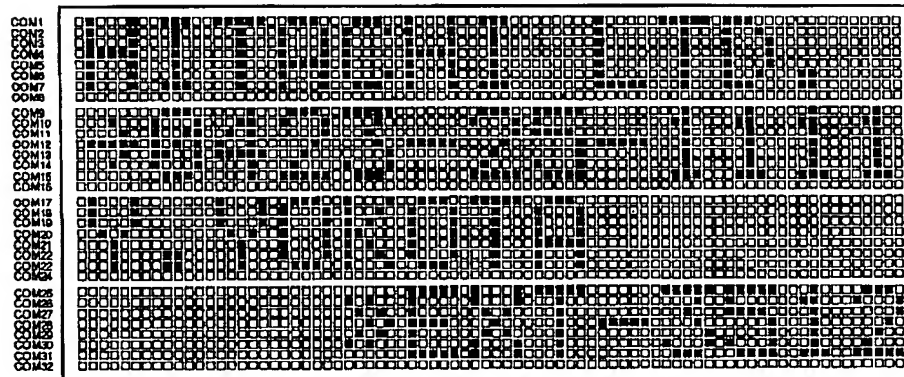
1/16 デューティ駆動 (COM1~COM16まで時分割駆動)

【図4】

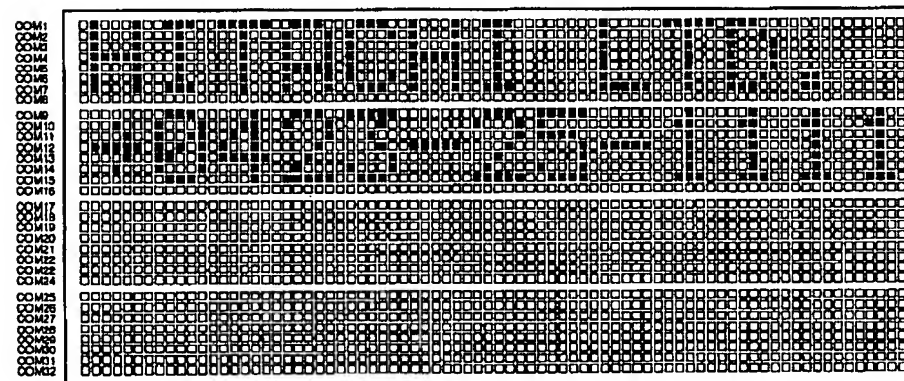


1/8 デューティ駆動 (COM1~COM8まで時分割駆動)

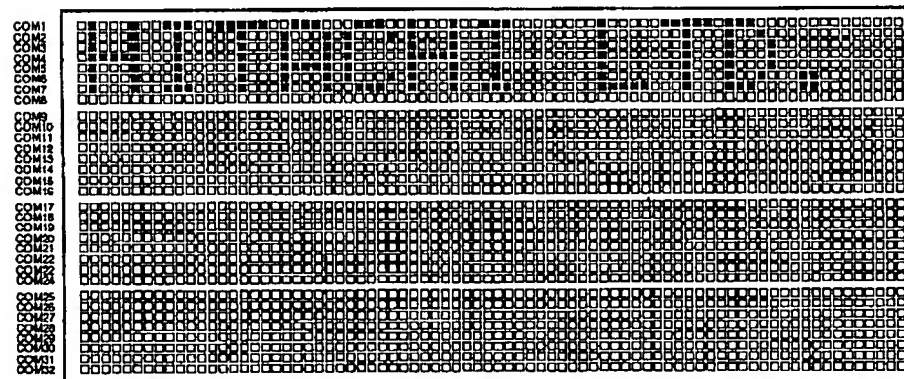
【図5】



(a) 1/32 デューティ駆動 (COM1~COM32まで時分割駆動)

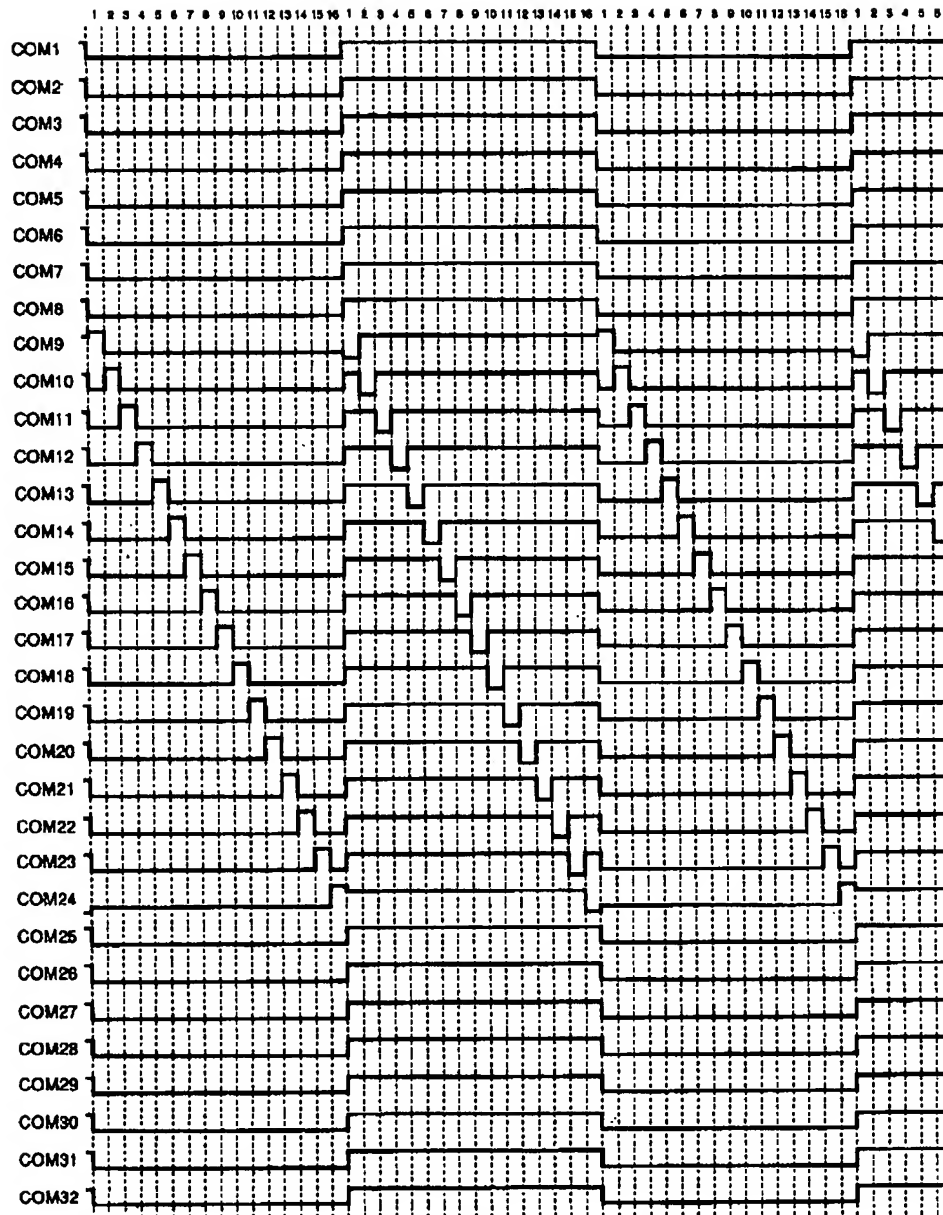


(b) 1/16 デューティ駆動 (COM1~COM16まで時分割駆動)



(c) 1/8 デューティ駆動 (COM1~COM8まで時分割駆動)

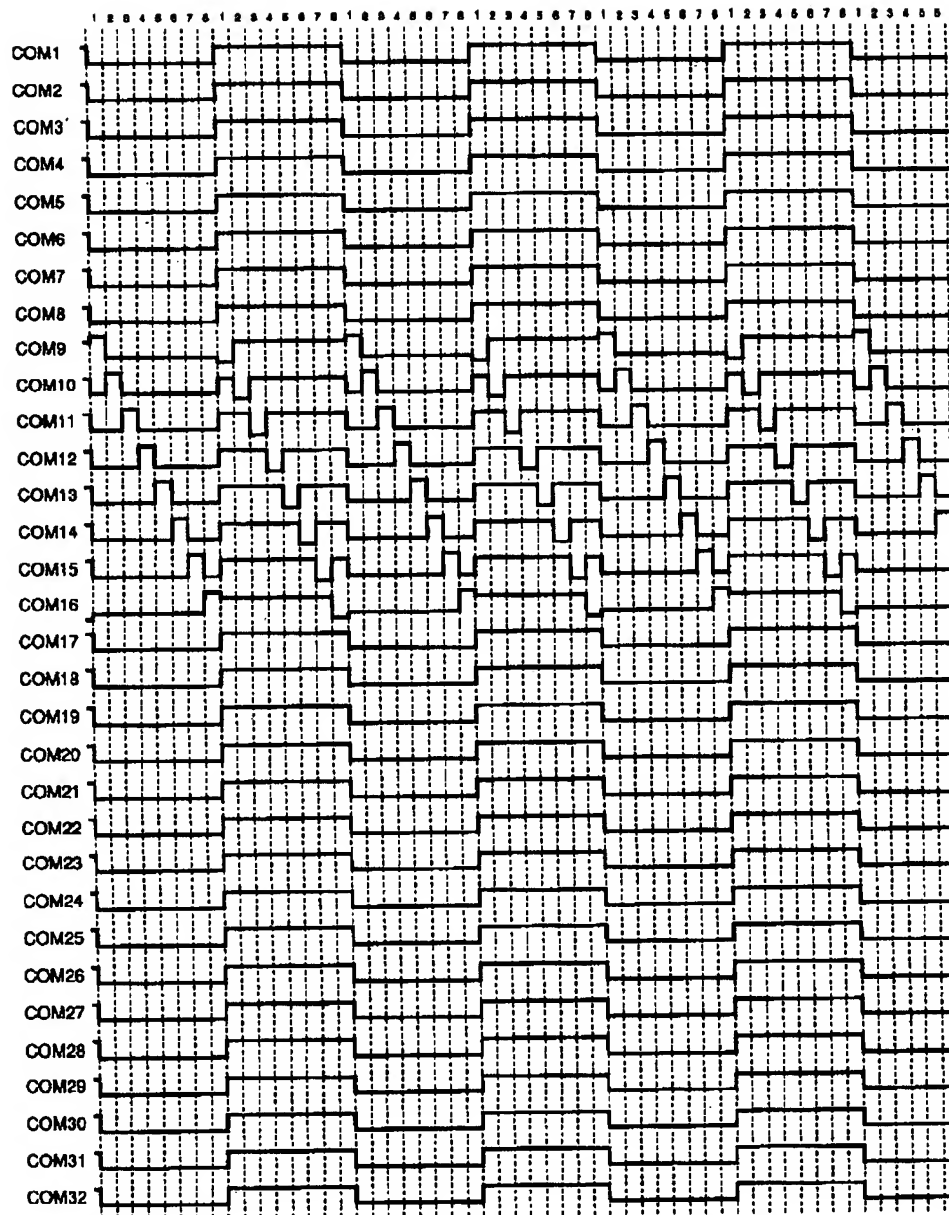
【図6】



1/16 デューティ駆動 (COM9~COM24まで時分割駆動)

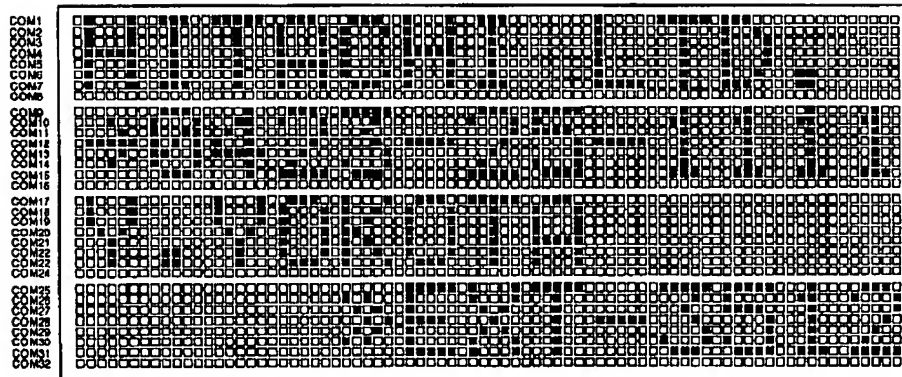


【図7】

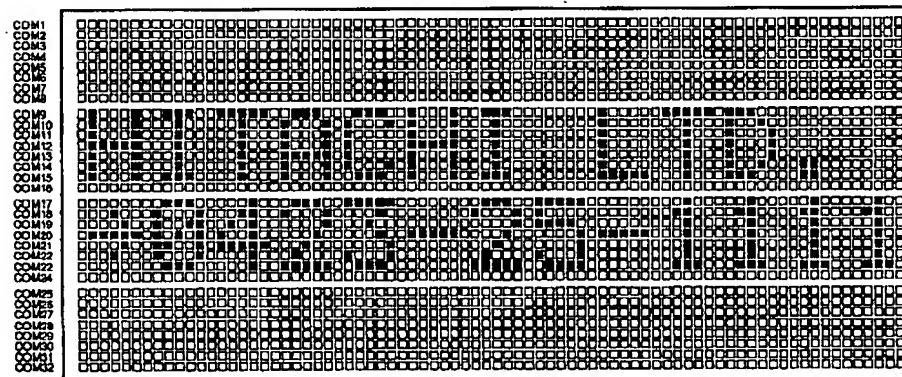


1/8 デューティ駆動 (COM9~COM16まで時分割駆動)

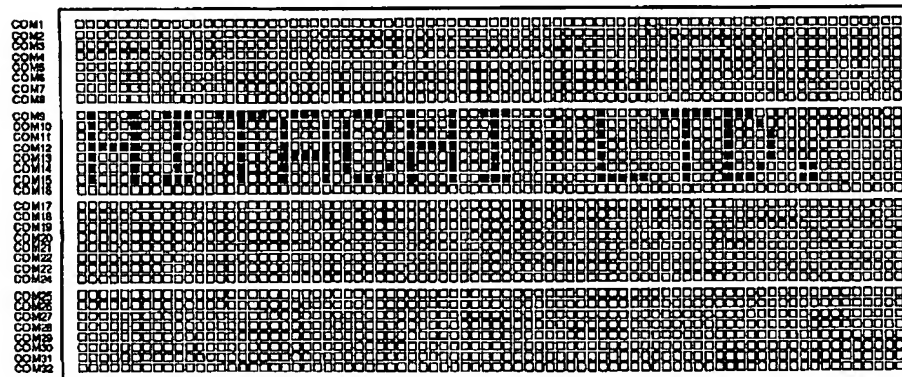
【図8】



(a) 1/32 デューティ駆動 (COM1~COM32まで時分割駆動)

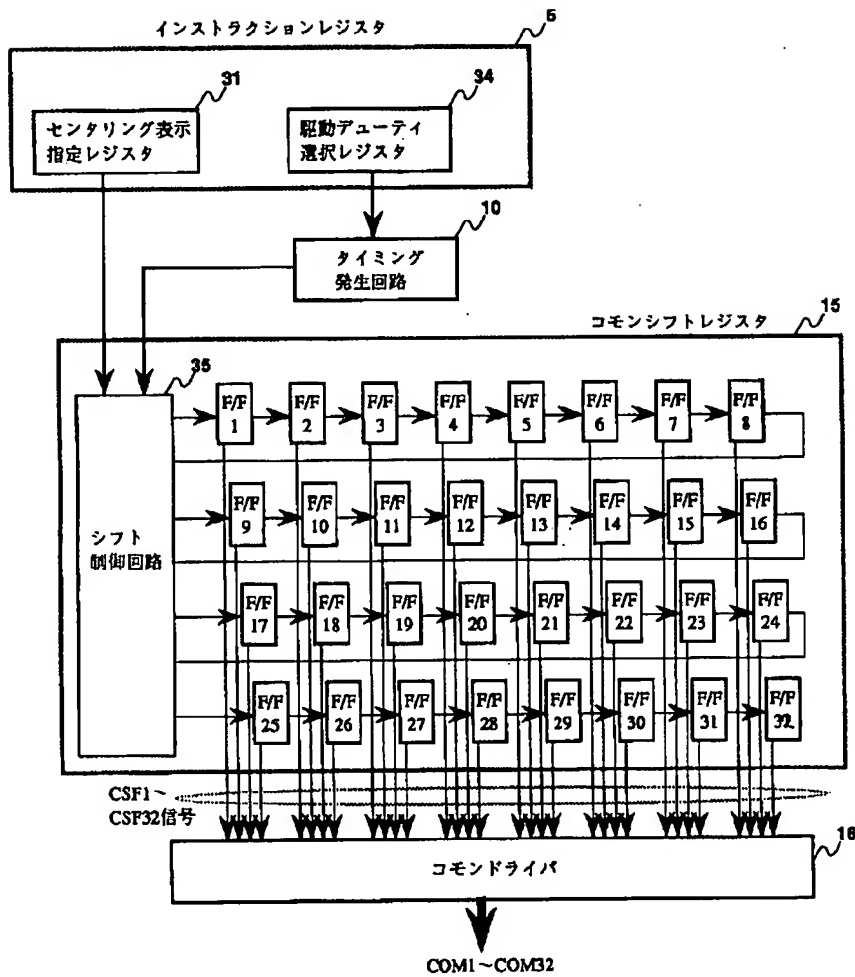


(b) 1/16 デューティ駆動 (COM9~COM24まで時分割駆動)

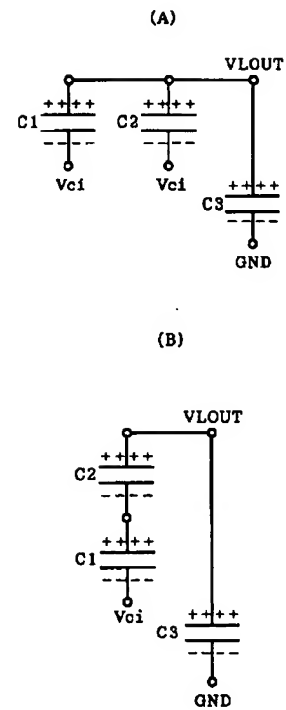


(c) 1/8 デューティ駆動 (COM9~COM16まで時分割駆動)

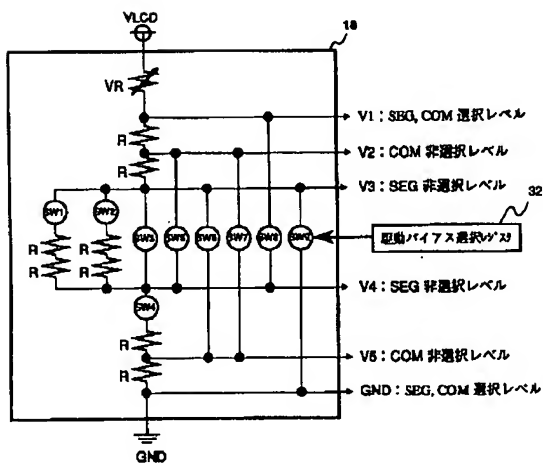
【図9】



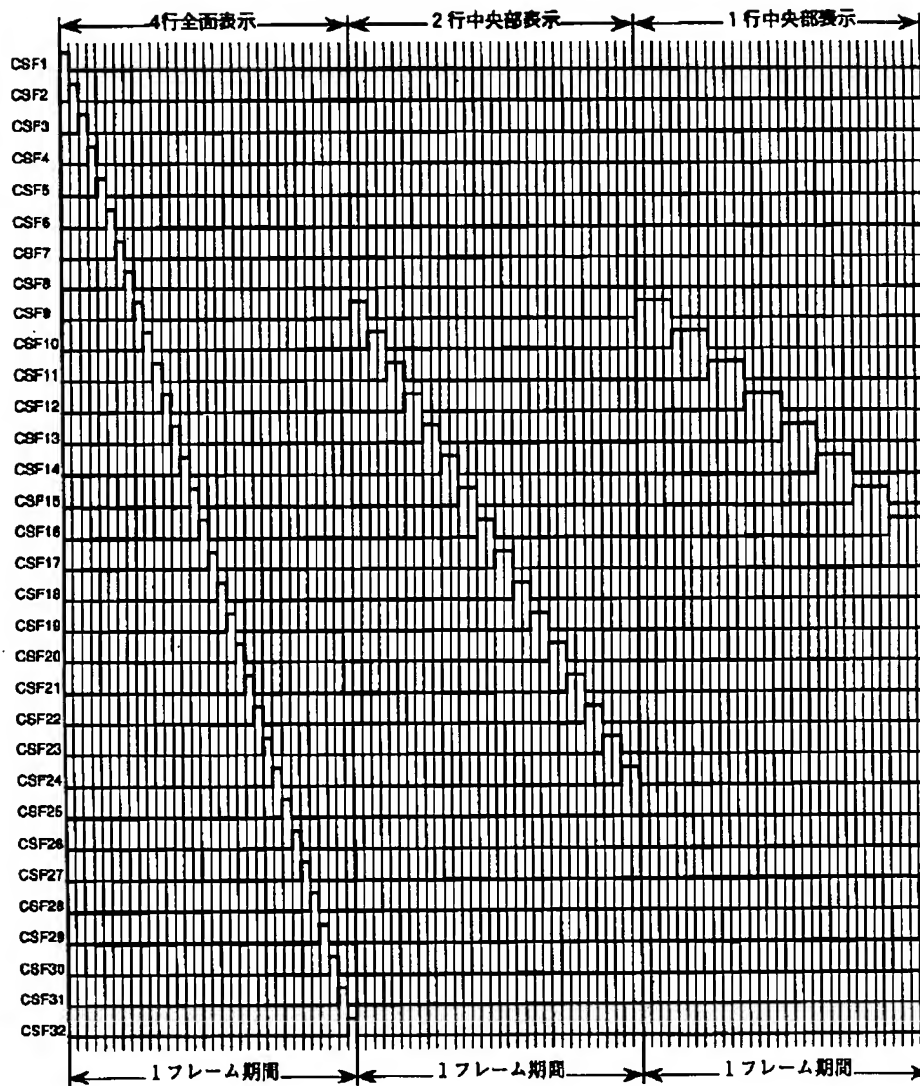
【図13】



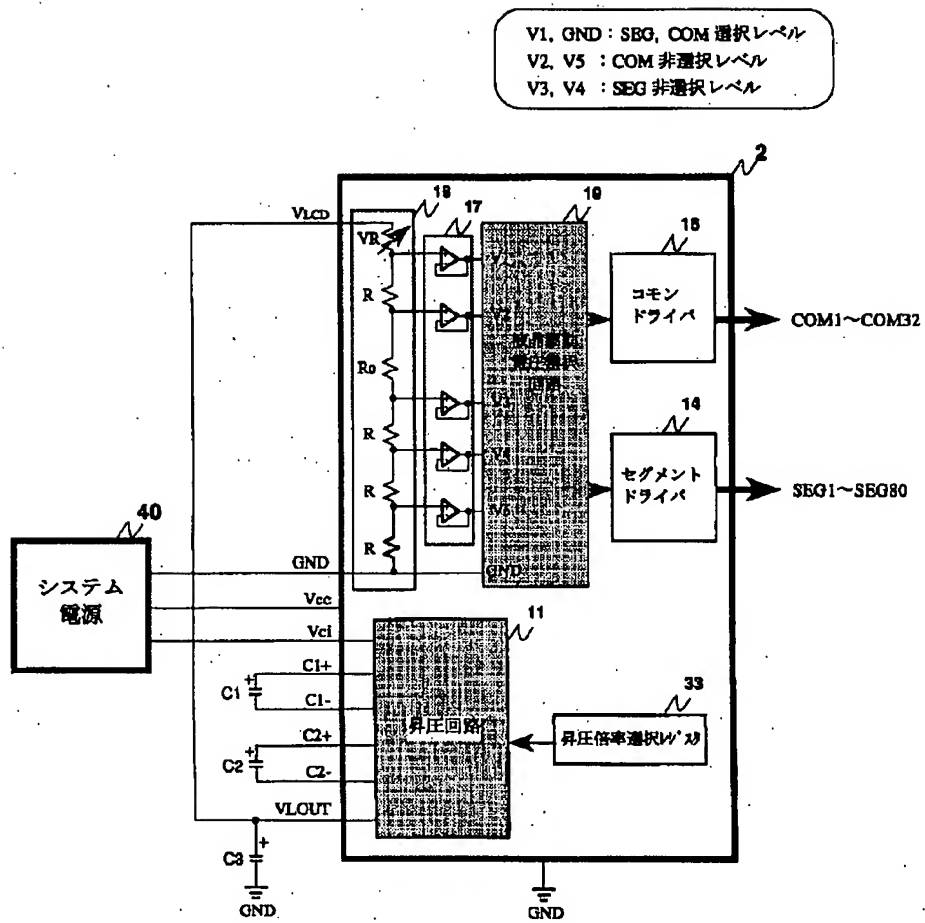
【図14】



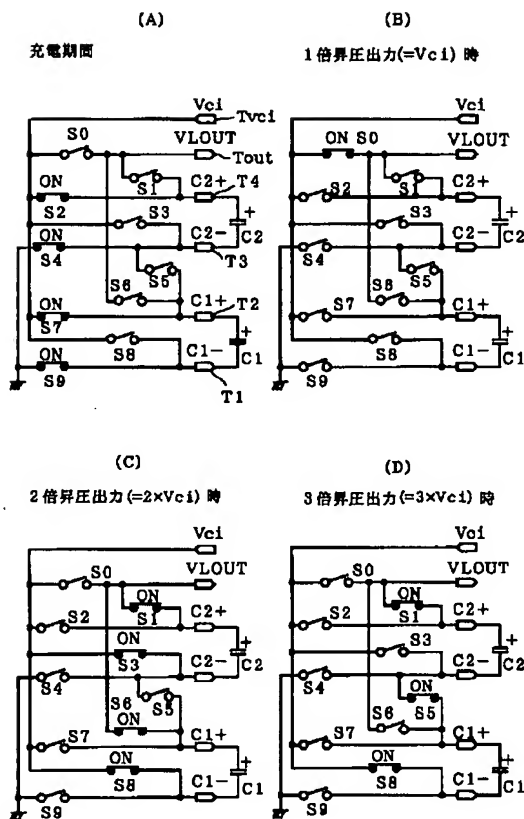
【図10】



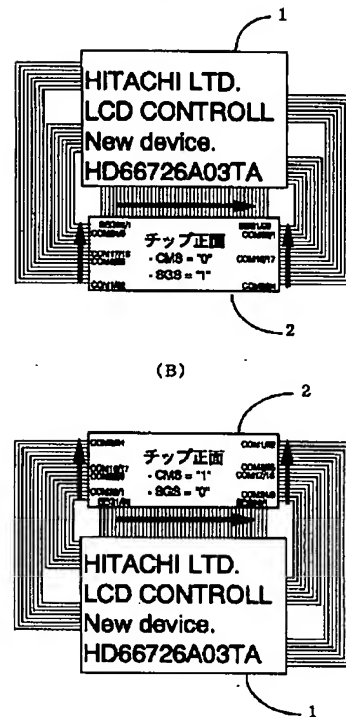
【図11】



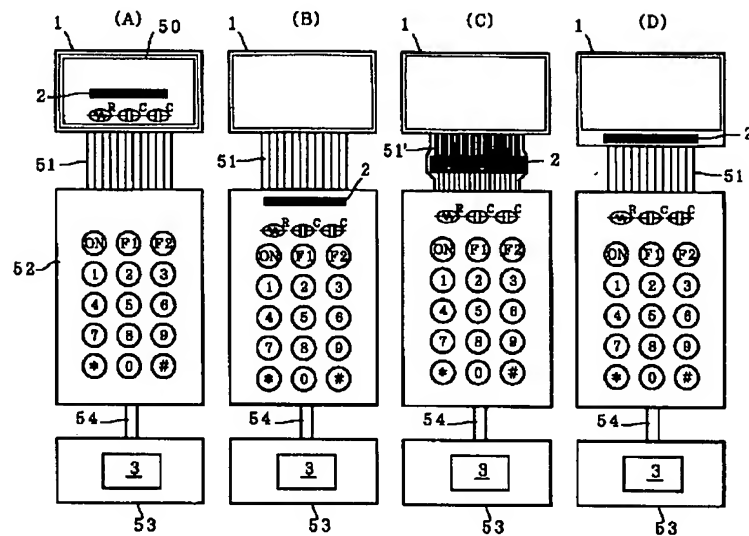
【图 12】



【図16】



【图15】



## フロントページの続き

(72)発明者 坂巻 五郎  
東京都小平市上水本町五丁目20番1号 株式会社日立制作所半導体事業部内

(72)発明者 山本 勝彦  
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

(72)発明者 米岡 卓  
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

(72)発明者 樋口 和久  
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

(72)発明者 杉山 公彦  
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内